

LIQUID CRYSTAL DISPLAY DEVICE

Publication number: JP2001142096 (A)

Publication date: 2001-05-25

Inventor(s): NAGASE YOJI; TANAKA YOSHINORI; FUJIKAWA TETSUYA;
NASU YASUHIRO +

Applicant(s): FUJITSU LTD +

Classification:

- international: G02F1/1345; G02F1/136; G02F1/1368; G09F9/00; G09F9/30;
H01L29/786; G02F1/13; G09F9/00; G09F9/30; H01L29/66;
(IPC1-7): G02F1/1368; G09F9/00; H01L29/786

- European:

Application number: JP20000258850 20000829

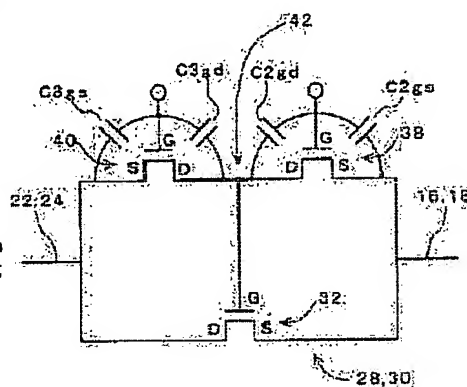
Priority number(s): JP20000258850 20000829; JP19990244468 19990831

Also published as:

JP4390991 (B2)

Abstract of JP 2001142096 (A)

PROBLEM TO BE SOLVED: To provide a liquid crystal display device provided with a static production element, which is excellent in redundancy and provided with a sufficient protective function against static electricity generating relatively a low voltage for a long time. SOLUTION: Static electricity protection element parts 28, 30 comprise a 1st TFT 32 having a source electrode (S) connected with output port electrodes 16, 18 and a drain electrode (D) connected with common lines 22, 24, a conductive body 42 connected with the gate electrode (G) of the 1st TFT 32, a 2nd TFT 38 having a source electrode (S) connected with the output port electrodes 16, 18, a drain electrode (D) connected with the conductive body 42, and an electrically isolated gate electrode (G), and a 3rd TFT 40 having a source electrode (S) connected with the common electrodes 22, 24, a drain electrode (D); connected with the conductive body 42, and an electrically isolated gate electrode (G).



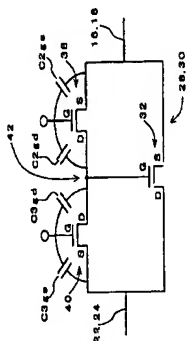
Data supplied from the espacenet database — Worldwide

(10) 日本国特許庁 (J P)

[illegible](54) 【発明の名称】
液晶表示装置

【57】【要約】

【問題】本発明は、静電気保護素子を備えた液晶表示装置に關し、元来性に於れ、比較的低い電圧が長時間發生する静電気に対しても十分な保護機能を備えた液晶表示装置を提供することを目的とする。

[illegible]

【特許請求の範囲】

【請求項1】 複数のバスラインで構成された複数の画面表示装置において、前記複数のバスラインに接続されたショートリングと、前記複数のバスラインに接続されたショートリングと、前記複数のバスラインのそれぞれと前記ショートリングとの間に形成された静電容量素子部とを有するアクティブマトリクス型の液晶表示装置において、

初期記憶電気誘発現象系手順は、初期記憶電気誘発系に接続したソース/ドレイン電極と、初期記憶電気誘発系に接続したドレイン/ソース電極とを有する埋込トランジスタと、初期記憶トランジスタに接続したドレイン/ソース電極とを有する埋込トランジスタとを接続する第1の抵抗体とを有する埋込トランジスタのゲート電極を前記バスラインに接続する第2の抵抗体とを備えていることを特徴とする電圧表示装置。

[illegible]

前記の電氣保變素子は、前記バスラインの一方に接続されるソース／ドレイン電極と、前記バスラインの他方に接続されるドレイン電極とを有する揮発性トランジスタと、

一方に接続する第1の底抗体と、
前記処理頭トラントラジスタのゲート電極を前記バスライン
電極を前記バスライン電極を前記バスライン電極を前記バスライン

(【調査項目】複数のバスラインで固定されたスケジュールと、前記複数のバスラインと前記複数のバスラインとの間に形成されたショートリングと、前記複数のバスラインと前記複数のバスラインとの間に形成されたショートリングとを有するアクティブマトリクス型液晶表示装置においては、前記複数のバスラインは、

初記バスラインに接続されたソース／ドレイン電極と、
初記バスラインに接続されたドレイン／ソース電極
とを有する第1の薄膜トランジスタと、
初記バスラインに接続されたソース／ドレイン電極と、
初記バスラインに接続されたドレイン／ソース電極と、電気的
的に直列に配置されているターゲット電極とを有する第2の薄膜トランジスタのゲート電圧に接続されたソース／ドレイン電極と、
初記バスラインに接続されたソース／ドレイン電極と、
初記バスラインに接続されたドレイン／ソース電極と、電気的
的に直列に配置されているターゲット電極とを有する第2の薄膜トランジスタのゲート電圧に接続されたソース／ドレイン電極と、

【請求項5】請求項4記載の液晶表示装置において、前記液晶表示装置の内部に、前記液晶表示装置の駆動回路と前記液晶表示装置の制御回路とを有する第2の液晶表示装置と、前記液晶表示装置とは異なる材料で形成されたトランジスタとを有する第3の液晶表示装置と、前記液晶表示装置とは異なる材料で形成されたトランジスタとを有する第4の液晶表示装置とを備えていることを特徴とする液晶表示装置。

【請求項6】複数のバスラインで画定された複数の画素ごとに形成されたスイッチング素子と、隣接する前記バスライン間に形成された誘電体保護素子部とを有するアクティブマトリクス型の液晶表示装置において、

前記静電気保護素子部は、
 接続する前記バスラインの一方に接続されるソース／ド
 レイン電極と、前記バスラインの他方に接続されるドレ
 イン／ソース電極とを有する第1の薄膜トランジスタ
 と、

線電塔1の薄頭トランスタのタート電極に接続され、
前記パライソンの一方に接続されたソース／ドレイン電
極と、前記薄頭電極に接続されたドレイン／ソース電
極とを有する第2のゲート電極に直立しているゲート電極とを有する第2の薄頭トランススタ。

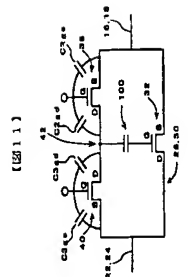
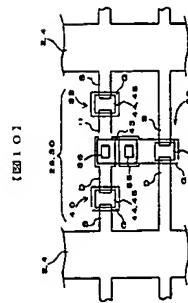
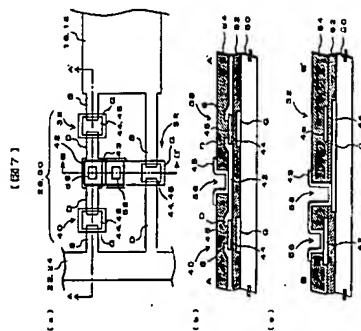
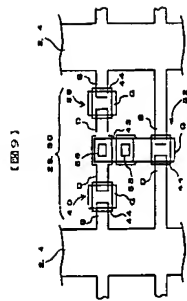
前記バスラインの他方に接続されたドレイノース電極と、前記導電体に接続されたドレイノース電極と、電気的に孤立しているゲート電極とを有する第3の導電膜トランジスタとを備えていることを特徴とする導電膜トランジスタ。

【請求項7】請求項4乃至6のいずれか1項に記載の浴槽用表示装置。

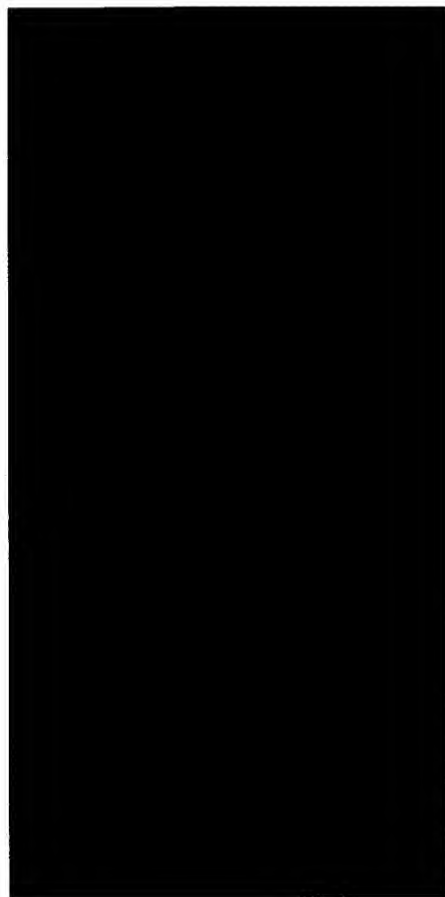
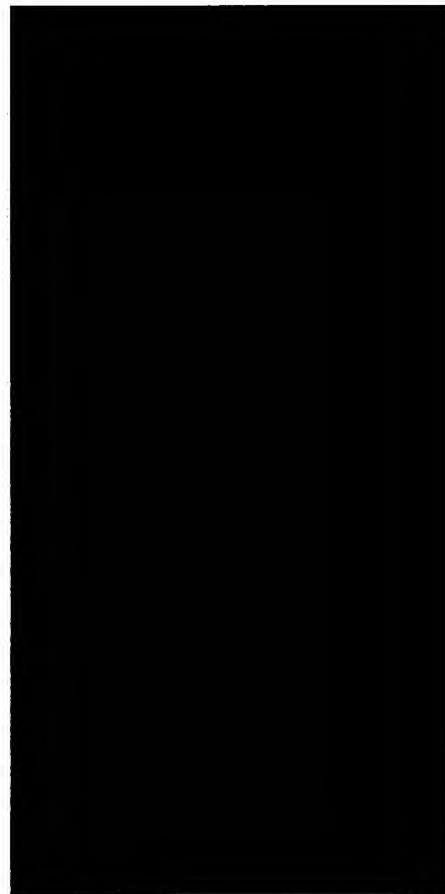
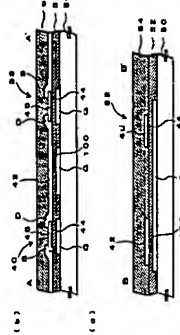
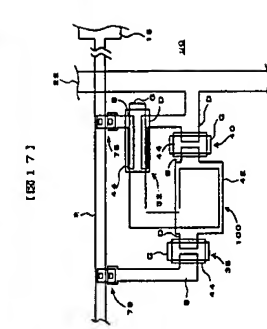
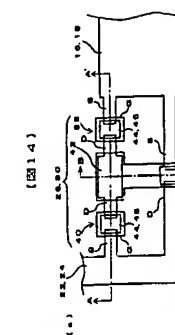
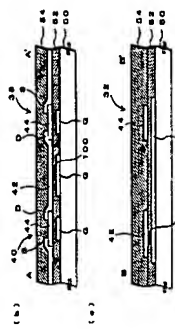
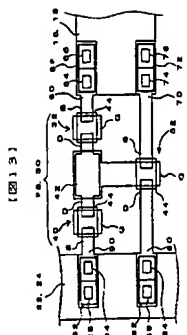
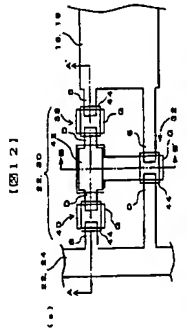
【請求項8】請求項4乃至7のいずれか1項に記載の液晶表示装置において、前記第2及び第3の薄膜トランジスタの少なくとも1つは、前記第1の薄膜トランジスタのチャネル長は、前記第1の薄膜トランジスタのチャネル長より短いことを特徴とする液晶表示装置。

[illegible]

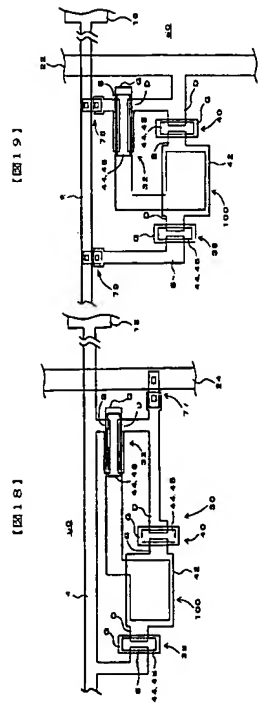
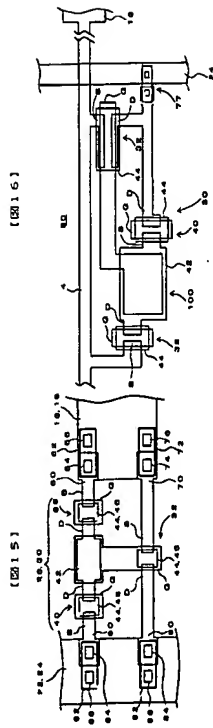
(21) 01-142096 (P2001-142096A)



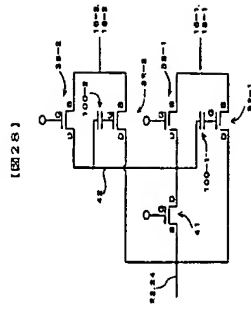
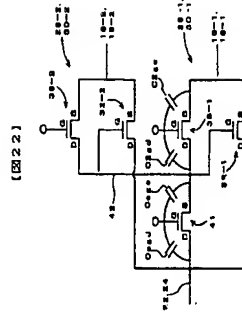
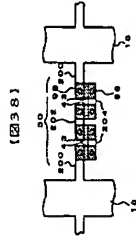
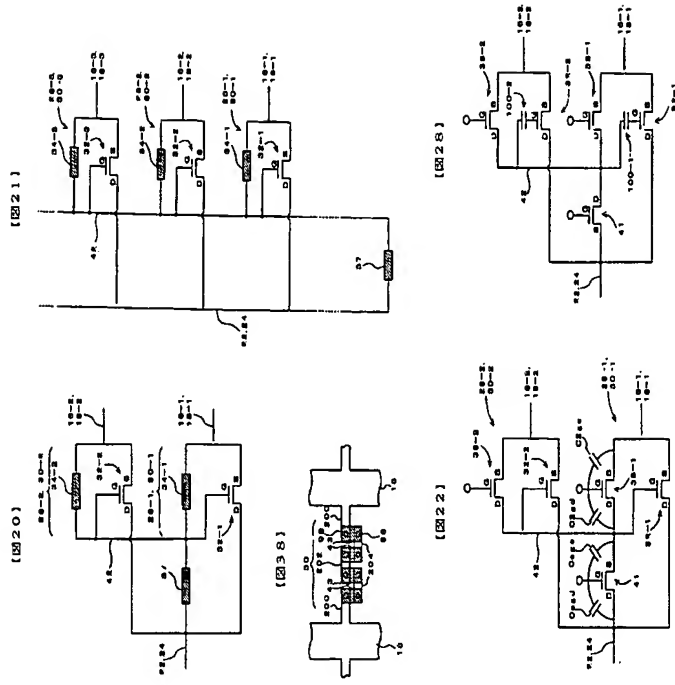
(22) 01-142096 (P2001-142096A)



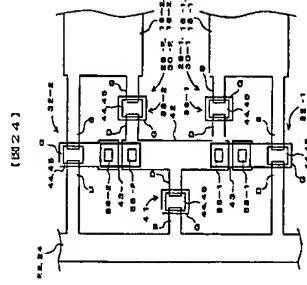
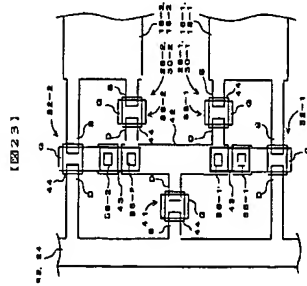
(23) 01-142096 (P2001-142096A)



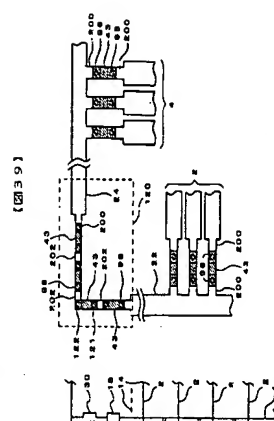
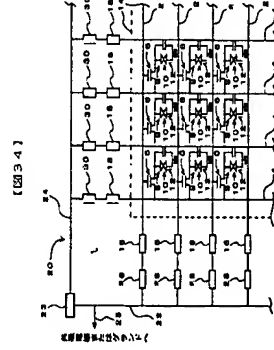
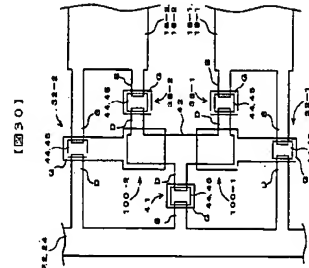
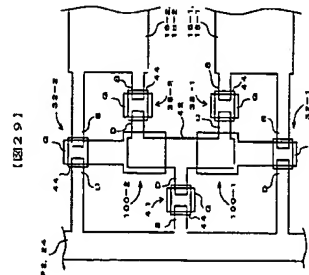
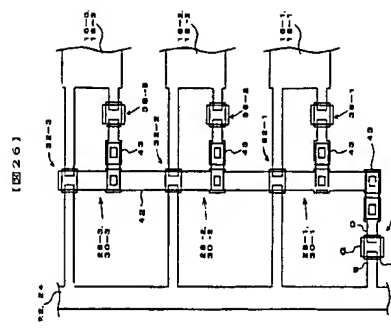
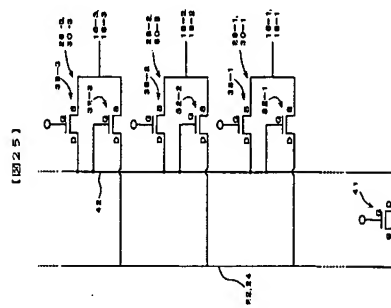
(24) 01-142096 (P2001-142096A)



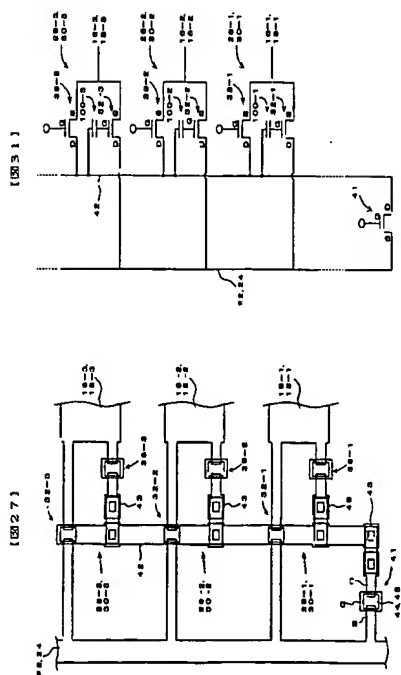
(25) 01-142096 (P2001-142096A)



(26) 01-142096 (P2001-142096A)



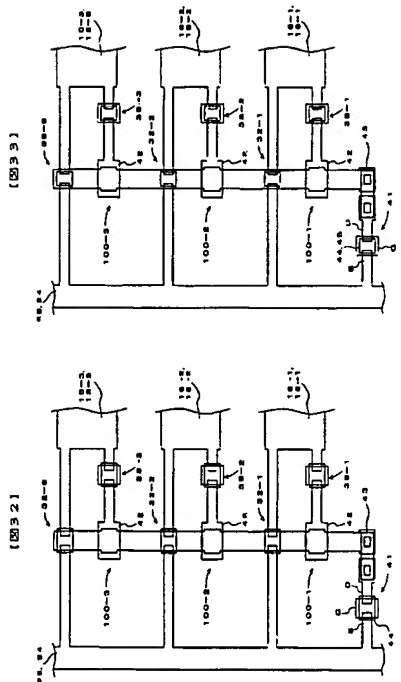
(27) 01-142096 (P2001-142096A)



【図27】

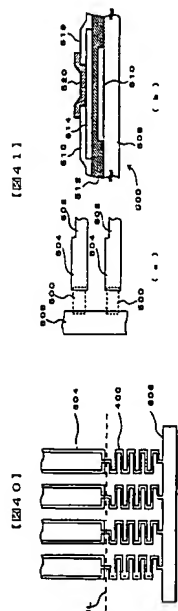
【図31】

(28) 01-142096 (P2001-142096A)



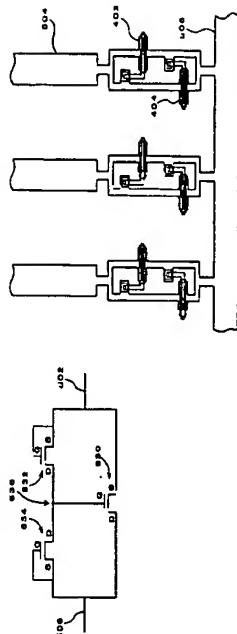
【図32】

【図33】



【図40】

【図41】

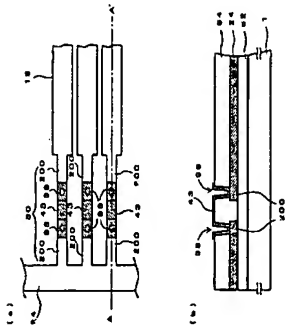


【図42】

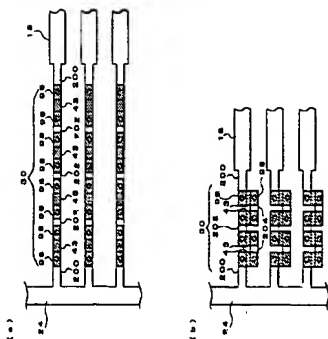
【図43】

(G9)01-142096 (P2001-142096A)

【図35】

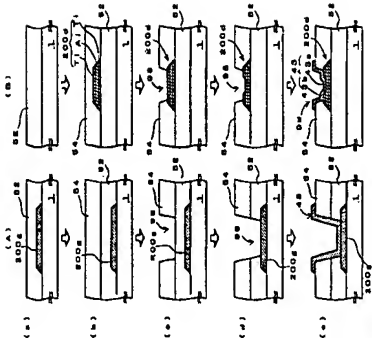


【図36】



(G0)01-142096 (P2001-142096A)

【図37】



フロントページの続き

(51)Int.Cl.
G09F 9/20
H01L 29/786
(72)発明者 藤川 徹也
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

F I
G02F 1/136
H01L 29/78
(72)発明者 藤川 徹也
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(54)発明の要旨

500
623A